

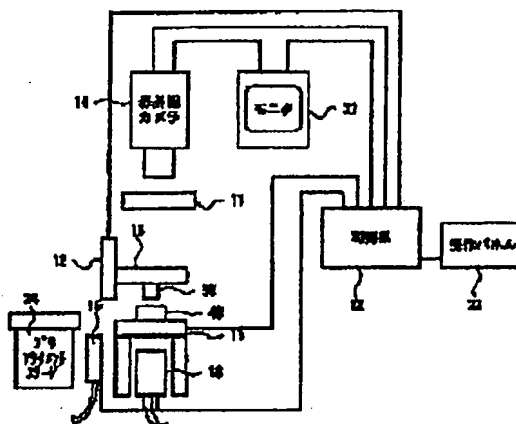
**DEVICE AND METHOD FOR MOUNTING SEMICONDUCTOR DEVICE****Publication number:** JP11121517**Publication date:** 1999-04-30**Inventor:** KITO SHIGEFUMI; NISHIYAMA SHINZO; SASAKI HIROYASU; MOGI TOSHIYUKI; OMORI NOBORU; TAKANO EIJI**Applicant:** HITACHI LTD; HITACHI SHONAN DENSHI**Classification:****- international:** H01L21/60; H01L21/52; H01L21/02; (IPC1-7): H01L21/60; H01L21/52**- european:****Application number:** JP19970276814 19971009**Priority number(s):** JP19970276814 19971009

Report a data error here

**Abstract of JP11121517**

**PROBLEM TO BE SOLVED:** To provide mounting of semiconductor devices with high precision for positioning and with small position offset at heating and fixing.

**SOLUTION:** In a semiconductor device mounting device which mounts a semiconductor device through which infrared rays 30 are transmittable on an infrared-ray transmittable substrate 40, a substrate-mounting stage 11 for mounting the substrate 40 is provided. In addition, there are provided an infrared-ray transmitting image light source 15 which is provided in one of upper and lower directions of the stage 11, a transmitted image-recognizing camera 14 provided on the side opposite to a side, where an infrared-ray transmitted image light source 14 of the stage 11 is disposed, and a local heating condensing lens 16 for condensing and irradiating heating lights on the substrate 40.



Data supplied from the esp@cenet database - Worldwide

3/4

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-121517

(43) 公開日 平成11年(1999) 4月30日

(51) Int.Cl.<sup>9</sup>H 01 L 21/60  
21/52

識別記号

3 1 1

F I

H 01 L 21/60  
21/523 1 1 S  
C

審査請求 未請求 請求項の数 8 O L (全 7 頁)

(21) 出願番号 特願平9-276814

(22) 出願日 平成9年(1997)10月9日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71) 出願人 000233295

日立湘南電子株式会社

神奈川県横浜市戸塚区戸塚町393番地

(72) 発明者 鬼頭 繁文

神奈川県横浜市戸塚区戸塚町216番地 株  
式会社日立製作所情報通信事業部内

(72) 発明者 西山 恒彦

神奈川県横浜市戸塚区戸塚町216番地 株  
式会社日立製作所情報通信事業部内

(74) 代理人 弁理士 沼形 義彰

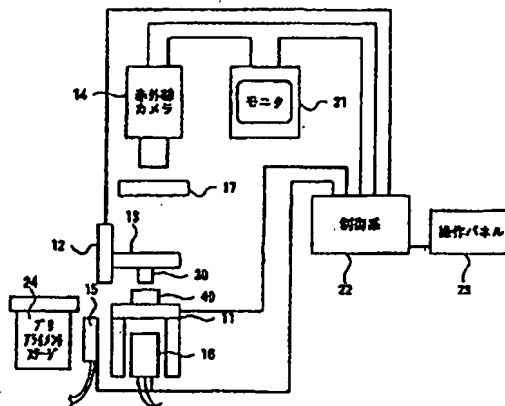
最終頁に続く

(54) 【発明の名称】 半導体素子搭載装置および搭載方法

(57) 【要約】

【課題】 高精度に位置合わせを行い、かつ加熱固定の際の位置ズレ量の小さい高精度な半導体素子搭載を提供する。

【解決手段】 赤外線透過可能な半導体素子30を赤外線透過可能な基板40上に搭載する半導体素子搭載装置100において、基板40を搭載する基板載置用ステージ11と、該ステージ11の上下方向のいずれか一方に設けた赤外線透過画像用光源15と、前記ステージ11の赤外線透過画像用光源14が配置された側と反対側に設けた透過画像認識用カメラ14と、加熱用光を集光して前記基板に照射する局部加熱用集光レンズ16とを設けた。



FP03-0042-00uS

" 0042-01uS

" 0044-00uS

" 0046-00uS

" 0270-00uS

" 0278-00uS

'06.10.03

OA JP

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局(43) 国際公開日  
2003年9月18日 (18.09.2003)

PCT

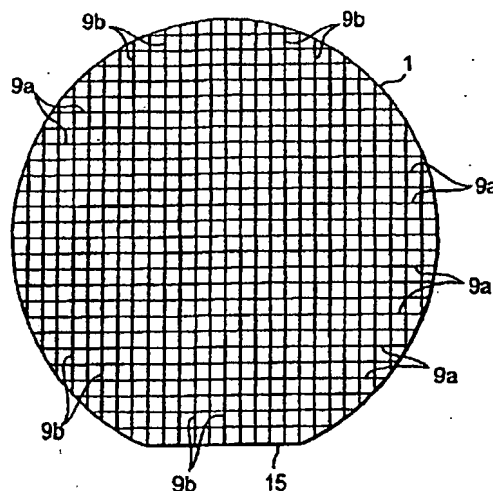
(10) 国際公開番号  
WO 03/076118 A1

- (51) 国際特許分類: B23K 26/38, B28D 5/00, H01L 21/301 (72) 発明者; および  
(75) 発明者/出願人 (米国についてのみ): 福世 文嗣 (FUKUYO, Fumitsugu) [JP/JP]; 〒435-8558 静岡県浜松市 市野町1126番地の1 浜松ホトニクス株式会社内 Shizuoka (JP). 福満 直吉 (FUKUMITSU, Kenshi) [JP/JP]; 〒435-8558 静岡県浜松市 市野町1126番地の1 浜松ホトニクス株式会社内 Shizuoka (JP). 内山 直己 (UCHIYAMA, Naoki) [JP/JP]; 〒435-8558 静岡県浜松市 市野町1126番地の1 浜松ホトニクス株式会社内 Shizuoka (JP).
- (21) 国際出願番号: PCT/JP03/02866
- (22) 国際出願日: 2003年3月11日 (11.03.2003)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ: 特願2002-67348 2002年3月12日 (12.03.2002) JP (74) 代理人: 長谷川 芳樹, 外 (HASEGAWA, Yoshitoki et al.); 〒104-0061 東京都中央区銀座一丁目10番6号 銀座ファーストビル 創英国際特許法律事務所 Tokyo (JP).
- (71) 出願人 (米国を除く全ての指定国について): 浜松ホトニクス株式会社 (HAMAMATSU PHOTONICS K.K.) [JP/JP]; 〒435-8558 静岡県浜松市 市野町1126番地の1 Shizuoka (JP).
- (81) 指定国 (国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS,

[続葉有]

(54) Title: SEMICONDUCTOR SUBSTRATE, SEMICONDUCTOR CHIP, AND SEMICONDUCTOR DEVICE MANUFACTURING METHOD

(54) 発明の名称: 半導体基板、半導体チップ、及び半導体デバイスの製造方法



PP03-0042  
44  
46  
0270  
0278  
06.10.03  
OA

(57) Abstract: A semiconductor substrate the functional element of which is prevented from being broken down by cutting during the process of manufacturing a semiconductor device. A semiconductor substrate (1) is characterized in that cutting start regions (9a, 9b) are formed inside a melting process region by multiphoton absorption by irradiation with a laser beam at the focal point of the laser beam. Thus, a functional element is formed on the surface of the semiconductor substrate as conventional. Since the cutting start regions (9a, 9b) are formed inside the semiconductor substrate (1), the semiconductor substrate (1) is cut by high-precision breaking with a relatively small force along the cutting start regions (9a, 9b).

[続葉有]

WO 03/076118 A1

WO 03/076118 A1



LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, OM, PH, PL, PT, RO, RU, SD, SE, SG, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

OAPI 特許 (BF, BI, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

(84) 指定国 (広域): ARIPO 特許 (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR),

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約:

半導体デバイスの製造工程における切断によって、機能素子の破壊を防止できる半導体基板を提供する。半導体基板1は、レーザ光の照射により当該レーザ光の集光点の位置で形成される多光子吸収による熔融処理領域によって、切断起点領域9a及び切断起点領域9bが内部に形成されていることを特徴とする。これにより、半導体デバイスの製造工程において、従来通り半導体基板の表面に機能素子を形成することができる。そして、半導体基板1の内部に切断起点領域9a, 9bが形成されているので、比較的小さな力で切断起点領域9a, 9bに沿って高い精度で半導体基板1を割って切断することができる。